

Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Сенченко Павел Васильевич
Должность: Проректор по учебной работе
Дата подписания: 28.09.2023 12:08:10
Уникальный программный ключ:
27e516f4c088deb62ba68945f4406e13fd454355

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное бюджетное образовательное учреждение высшего образования
«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ
УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ»
(ТУСУР)

АННОТАЦИЯ РАБОЧЕЙ ПРОГРАММЫ ДИСЦИПЛИНЫ

ПРОГРАММИРОВАНИЕ ПЛИС

Уровень образования: **высшее образование - магистратура**
Направление подготовки / специальность: **27.04.04 Управление в технических системах**
Направленность (профиль) / специализация: **Управление и автоматизация бортовых комплексов**
Форма обучения: **очная**
Факультет: **Факультет вычислительных систем (ФВС)**
Кафедра: **Кафедра компьютерных систем в управлении и проектировании (КСУП)**
Курс: **2**
Семестр: **3**
Учебный план набора 2023 года

Объем дисциплины и виды учебной деятельности

Виды учебной деятельности	3 семестр	Всего	Единицы
Лекционные занятия	36	36	часов
Лабораторные занятия	36	36	часов
Самостоятельная работа	108	108	часов
Подготовка и сдача экзамена	36	36	часов
Общая трудоемкость	216	216	часов
(включая промежуточную аттестацию)	6	6	з.е.

Формы промежуточной аттестация	Семестр
Экзамен	3

1. Общие положения

1.1. Цели дисциплины

1. Изучение архитектуры и схемотехники современных программируемых логических интегральных схем (ПЛИС), принципов проектирования и построения цифровых схем с использованием ПЛИС, методов и средств их отладки, а также основных языков проектирования цифровых устройств Verilog и VHDL, получение практических навыков в разработке цифровых устройств.

1.2. Задачи дисциплины

1. Фундаментальная подготовка студентов в области проектирования устройств электроники и нанoeлектроники на основе ПЛИС.

2. Изучение языков программирования Verilog и VHDL.

3. Приобретение умений и навыков в области проектирования цифровых устройств на базе ПЛИС.

4. Изучение прикладных пакетов отладки ПЛИС, освоение методов верификации работы модулей, устройств на основе ПЛИС.

5. Проведение экспериментальных исследований разработанных цифровых модулей на ПЛИС с применением современных пакетов отладки.

2. Место дисциплины в структуре ОПОП

Блок дисциплин: Б1. Дисциплины (модули).

Часть блока дисциплин: Часть, формируемая участниками образовательных отношений.

Модуль дисциплин: Модуль профессиональной подготовки (major).

Индекс дисциплины: Б1.В.01.04.

Реализуется с применением электронного обучения, дистанционных образовательных технологий.

3. Перечень планируемых результатов обучения по дисциплине, соотнесенных с индикаторами достижения компетенций

Процесс изучения дисциплины направлен на формирование следующих компетенций в соответствии с ФГОС ВО и основной образовательной программой (таблица 3.1):

Таблица 3.1 – Компетенции и индикаторы их достижения

Компетенция	Индикаторы достижения компетенции
Универсальные компетенции	
-	-
Общепрофессиональные компетенции	
-	-
Профессиональные компетенции	
ПК-1. Способен проектировать, разрабатывать элементы и системы управления бортовыми комплексами	ПК-1.1. Знает элементы и системы управления бортовыми комплексами, использующими ПЛИС
	ПК-1.2. Умеет проектировать, разрабатывать элементы и системы управления бортовыми комплексами, использующими ПЛИС
	ПК-1.3. Владеет навыками проектирования, разработки элементов и систем управления бортовыми комплексами, использующими ПЛИС

4. Названия разделов (тем) дисциплины

Названия разделов (тем) дисциплины
3 семестр
1 Понятие ПЛИС, их место в современной микропроцессорной технике
2 Системы счисления
3 Базовые логические элементы

4 Основы проектирования комбинационной логики
5 Основы проектирования последовательной логики
6 Статическая дисциплина, особенности применения логических элементов
7 Конечный автомат Мура
8 Конечный автомат Мили
9 Основы языка программирования VHDL
10 Основы языка программирования System Verilog
11 Описание комбинационной и последовательной логики с помощью языка VHDL
12 Описание комбинационной и последовательной логики с помощью языка System Verilog
13 Программное обеспечение разработчика устройств на ПЛИС
14 Цифровые функциональные узлы
15 Функциональные узлы последовательной логики
16 Реализация алгоритмов ЦОС на кристалле ПЛИС
17 Работа с ядрами и интерфейсными средствами