

Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Сенченко Павел Васильевич
Должность: Проректор по учебной работе
Дата подписания: 28.09.2023 12:14:26
Уникальный программный ключ:
27e516f4c088deb62ba68945f4406e13fd454355

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное бюджетное образовательное учреждение высшего образования
«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ
УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ»
(ТУСУР)

АННОТАЦИЯ РАБОЧЕЙ ПРОГРАММЫ ДИСЦИПЛИНЫ

ПРОГРАММИРОВАНИЕ ПЛИС

Уровень образования: **высшее образование - магистратура**
Направление подготовки / специальность: **27.04.04 Управление в технических системах**
Направленность (профиль) / специализация: **Управление и автоматизация технологических процессов и производств**
Форма обучения: **очная**
Факультет: **Факультет вычислительных систем (ФВС)**
Кафедра: **Кафедра компьютерных систем в управлении и проектировании (КСУП)**
Курс: **2**
Семестр: **3**
Учебный план набора 2021 года

Объем дисциплины и виды учебной деятельности

Виды учебной деятельности	3 семестр	Всего	Единицы
Лекционные занятия	18	18	часов
Лабораторные занятия	18	18	часов
Самостоятельная работа	144	144	часов
Подготовка и сдача экзамена	36	36	часов
Общая трудоемкость	216	216	часов
(включая промежуточную аттестацию)	6	6	з.е.

Формы промежуточной аттестация	Семестр
Экзамен	3

1. Общие положения

1.1. Цели дисциплины

1. Изучение архитектуры и схемотехники современных программируемых логических интегральных схем, принципов проектирования цифровых схем с использованием ПЛИС, методов и средств отладки таких схем, языка проектирования цифровых устройств Verilog HDL, получение практических навыков в разработке цифровых устройств и оформление научно-технической документации по результатам проектирования на базе ПЛИС.

1.2. Задачи дисциплины

1. Выработка у обучающихся умения понимать основные проблемы в своей предметной области, выбирать методы и средства их решения на базе ПЛИС.

2. Фундаментальная подготовка студентов в области проектирования устройств электроники и наноэлектроники на ПЛИС.

3. Приобретение студентами умений в области проектирования цифровых схем на базе ПЛИС с использованием языка описания цифровых устройств Verilog HDL.

4. Изучение методов верификации работы модулей, устройств и систем электроники и наноэлектроники на основе ПЛИС.

5. Получение навыков проектирования микропроцессорных систем с заданной функциональностью и оформления научно-технической документации по результатам проектирования МПС на базе ПЛИС.

2. Место дисциплины в структуре ОПОП

Блок дисциплин: Б1. Дисциплины (модули).

Часть блока дисциплин: Часть, формируемая участниками образовательных отношений.

Модуль дисциплин: Модуль направленности (профиля) (major).

Индекс дисциплины: Б1.В.01.05.

Реализуется с применением электронного обучения, дистанционных образовательных технологий.

3. Перечень планируемых результатов обучения по дисциплине, соотнесенных с индикаторами достижения компетенций

Процесс изучения дисциплины направлен на формирование следующих компетенций в соответствии с ФГОС ВО и основной образовательной программой (таблица 3.1):

Таблица 3.1 – Компетенции и индикаторы их достижения

Компетенция	Индикаторы достижения компетенции
Универсальные компетенции	
-	-
Общепрофессиональные компетенции	
-	-
Профессиональные компетенции	
ПКС-1. Способен проектировать, разрабатывать элементы и системы управления технологическими процессами	ПКС-1.1. Знает элементы и системы управления технологическими процессами
	ПКС-1.2. Умеет проектировать, разрабатывать элементы и системы управления технологическими процессами
	ПКС-1.3. Владеет навыками проектирования, разработки элементов и систем управления технологическими процессами

4. Названия разделов (тем) дисциплины

Названия разделов (тем) дисциплины
3 семестр
1 ПЛИС и ПАИС, их место в мире интегральных схем, в мире электроники

2	Архитектуры ПЛИС. Особенности и отличия. Массив из логических элементов (макроячеек, логических блоков), блоки входа-выхода (IO), линии связи между ними и устройство управления связями
3	Обзор современного рынка программируемых матриц. Фирмы, характеристики, возможности
4	Языки описания аппаратуры. Введение в Verilog HDL
5	Уровни абстракции. Вентильное описание устройств на языке Verilog
6	Функциональное описание устройств на языке Verilog HDL
7	Особенности описания комбинационных и последовательностных устройств. Соединение модулей на языке Verilog
8	Симуляция цифровых схем. Основы построения Тестбенчей. Тестбенчи с самодиагностикой схемы.
9	Построение стандартных типовых блоков на ПЛИС.