

Документ подписан электронной подписью
Информация о владельце:
ФИО: Сенченко Павел Васильевич
Должность: Проректор по учебной работе
Дата подписания: 10.11.2023 13:19:49
Уникальный программный ключ:
27e516f4c088deb62ba68945f4406e13fd454355

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное бюджетное образовательное учреждение высшего образования
«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ
УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ»
(ТУСУР)

АННОТАЦИЯ РАБОЧЕЙ ПРОГРАММЫ ДИСЦИПЛИНЫ

ТЕХНОЛОГИЯ ОТЛАДКИ ПРОГРАММ

Уровень образования: **высшее образование - бакалавриат**

Направление подготовки / специальность: **11.03.04 Электроника и наноэлектроника**

Направленность (профиль) / специализация: **Программирование микропроцессорной техники**

Форма обучения: **очная**

Факультет: **Факультет электронной техники (ФЭТ)**

Кафедра: **Кафедра промышленной электроники (ПрЭ)**

Курс: **2**

Семестр: **3**

Учебный план набора 2020 года

Объем дисциплины и виды учебной деятельности

Виды учебной деятельности	3 семестр	Всего	Единицы
Лекционные занятия	36	36	часов
Практические занятия	18	18	часов
Лабораторные занятия	16	16	часов
Самостоятельная работа	38	38	часов
Подготовка и сдача экзамена	36	36	часов
Общая трудоемкость	144	144	часов
(включая промежуточную аттестацию)	4	4	з.е.

Формы промежуточной аттестация	Семестр
Экзамен	3

1. Общие положения

1.1. Цели дисциплины

1. Изучение архитектуры и схемотехники современных программируемых логических интегральных схем, принципов проектирования цифровых схем с использованием ПЛИС, методов и средств отладки таких схем, языка проектирования цифровых устройств Verilog HDL, получение практических навыков в разработке цифровых устройств и оформление научно-технической документации по результатам проектирования на базе ПЛИС.

1.2. Задачи дисциплины

1. Выработка у обучающихся умения понимать основные проблемы в своей предметной области, выбирать методы и средства их решения на базе ПЛИС.

2. Фундаментальная подготовка студентов в области проектирования устройств электроники и наноэлектроники на ПЛИС.

3. Приобретение студентами умений в области проектирования цифровых схем на базе ПЛИС с использованием языка описания цифровых устройств Verilog HDL.

4. Изучение методов верификации работы модулей, устройств и систем электроники и наноэлектроники на основе ПЛИС.

5. Получение навыков проектирования микропроцессорных систем с заданной функциональностью и оформления научно-технической документации по результатам проектирования МПС на базе ПЛИС.

2. Место дисциплины в структуре ОПОП

Блок дисциплин: Б1. Дисциплины (модули).

Часть блока дисциплин: Часть, формируемая участниками образовательных отношений.

Модуль дисциплин: Модуль направленности (профиля).

Индекс дисциплины: Б1.В.02.03.03.

Реализуется с применением электронного обучения, дистанционных образовательных технологий.

3. Перечень планируемых результатов обучения по дисциплине, соотнесенных с индикаторами достижения компетенций

Процесс изучения дисциплины направлен на формирование следующих компетенций в соответствии с ФГОС ВО и основной образовательной программой (таблица 3.1):

Таблица 3.1 – Компетенции и индикаторы их достижения

Компетенция	Индикаторы достижения компетенции
Универсальные компетенции	
-	-
Общепрофессиональные компетенции	
ОПК-1. Способен использовать положения, законы и методы естественных наук и математики для решения задач инженерной деятельности	ОПК-1.1. Знает фундаментальные законы естественных наук и математики
	ОПК-1.2. Умеет анализировать проблемы, процессы и явления в области физики, использовать на практике базовые знания и методы физических исследований, а также умеет применять методы решения математических задач в профессиональной области
	ОПК-1.3. Владеет практическими навыками решения инженерных задач

ОПК-2. Способен самостоятельно проводить экспериментальные исследования и использовать основные приемы обработки и представления полученных данных	ОПК-2.1. Знает основные принципы проведения экспериментальных исследований и использования основных приемов обработки и представления полученных данных
	ОПК-2.2. Умеет выбирать эффективную методику экспериментальных исследований
	ОПК-2.3. Владеет навыками проведения экспериментальных исследований, обработки и представления полученных данных
Профессиональные компетенции	
ПКС-10. Способен аргументированно выбирать и реализовывать на практике эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и нанoeлектроники различного функционального назначения	ПКС-10.1. Знает эффективные методики экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и нанoeлектроники различного функционального назначения
	ПКС-10.2. Умеет аргументированно выбирать и реализовывать на практике эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и нанoeлектроники различного функционального назначения
	ПКС-10.3. Владеет навыками выбора и реализации на практике эффективной методики экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и нанoeлектроники различного функционального назначения

4. Названия разделов (тем) дисциплины

Названия разделов (тем) дисциплины
3 семестр
1 ПЛИС и ПАИС, их место в мире интегральных схем, в мире электроники
2 Архитектуры ПЛИС. Особенности и отличия. Массив из логических элементов (макроячеек, логических блоков), блоки входа-выхода (IO), линии связи между ними и устройство управления связями
3 Обзор современного рынка программируемых матриц. Фирмы, характеристики, возможности
4 Языки описания аппаратуры. Введение в Verilog HDL
5 Уровни абстракции. Вентильное описание устройств на языке Verilog
6 Функциональное описание устройств на языке Verilog HDL
7 Особенности описания комбинационных и последовательностных устройств. Соединение модулей на языке Verilog
8 Симуляция цифровых схем. Основы построения Тестбенчей. Тестбенчи с самодиагностикой схемы.
9 Построение стандартных типовых блоков на ПЛИС.